POWER SUPPLY DEVICE

Patent number: JP10228987

Publication date: 1998-08-25

Inventor: YAMANAKA MASAHIRO

Applicant: MATSUSHITA ELECTRIC WORKS LTD

Classification:

- international: H05B41/24; H02M7/48; H05B41/29

- european:

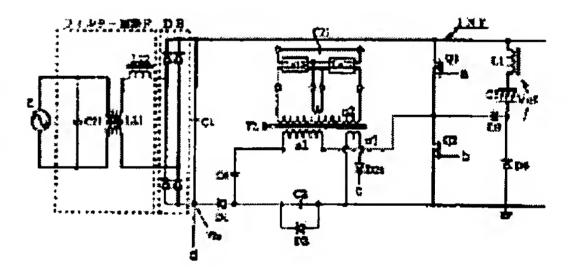
Application number: JP19970030943 19970214

Priority number(s):

Abstract of JP10228987

PROBLEM TO BE SOLVED: To avoid misrecognition caused by a temporary rise of load voltage when changing a control method, without deteriorating the sensitivity of detecting a load failure.

SOLUTION: In a power supply device which has a rectifier DB rectifying an ac power supply E, an inverted circuit INV converting a rectified and filtered dc voltage into a high frequency to supply to a load, and a control circuit switching the oscillation control method of an inverter when under light load to that when not under light load, (and vice versda a detecting part for detecting the vicinity of the zero-crossing point of an ac source voltage is provided to perform control so that the control method is switched near the zero-crossing point of the ac source voltage. During the period from the switching of the control method to the end of a temporary rise of load voltage, a load failure detecting circuit detecting load voltage is controlled to become inoperative. Alternatively, the level of detection of the load failure detecting circuit by detecting load voltage is controlled to lower it.



(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-228987

(43)公開日 平成10年(1998) 8月25日

(51) Int.Cl. ⁶	識別記号	FΙ		
H05B 41/24		H05B	41/24	L
H02M 7/48	}	H02M	7/48	E
H05B 41/29)	H 0 5 B	41/29	С

審査請求 未請求 請求項の数3 OL (全 13 頁)

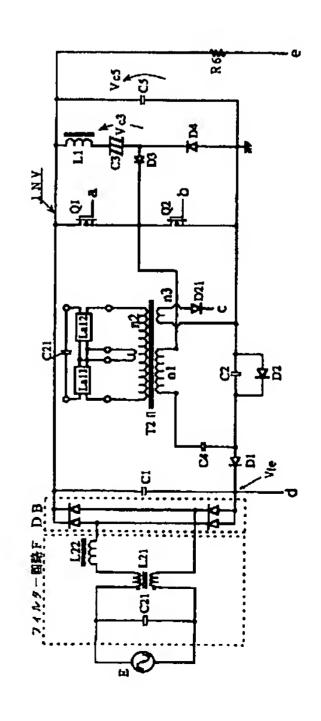
(21)出願番号	特願平9-30943	(71)出廣人 000005832
		松下電工株式会社
(22)出願日	平成9年(1997)2月14日	大阪府門真市大字門真1048番地
		(72)発明者 山中 正弘
		大阪府門真市大字門真1048番地 松下電工
		株式会社内
		(74)代理人 弁理士 倉田 政彦

(54) 【発明の名称】 電源装置

(57)【要約】

【課題】負荷異常検出の感度を落とすことなく、制御方式の切替え時の一時的な負荷電圧の上昇による誤認識を回避する。

【解決手段】交流電源Eを整流する整流器DBと、整流 平滑された直流電圧を高周波に変換して負荷に供給する インバータ回路INVを備え、インバータの発振制御方 式を軽負荷時と軽負荷でないときで切替える制御回路を 備える電源装置において、交流電源電圧のゼロクロス付 近を検出するための検出部を設け、制御方式の切替えを 交流電源電圧のゼロクロス付近で行うように制御する。 また、制御方式の切替え時点から一時的な負荷電圧の上 昇が終るまでの期間、負荷電圧の検出による負荷異常検 出回路が不動作となるよう制御する。あるいは、負荷電 圧の検出による負荷異常検出回路の検出レベルを下げる よう制御する。



【特許請求の範囲】

【請求項1】 交流電源を整流する整流器と、前記整 流器の出力電圧を直流電圧に変換して平滑コンデンサに 出力する電源回路と、少なくとも1つのスイッチング素 子を有し、前記直流電圧を高周波電圧に変換して負荷に 供給するインバータ回路とを備え、前記負荷が定常動作 状態より負荷消費電力が少なくなる軽負荷時に、前記イ ンバータ回路に印加される電圧を検出することにより前 記インバータ回路の動作周波数を制御するとともに、前 記負荷が軽負荷でなくなると、前記インバータ回路に印 加される電圧を検出することにより前記インバータ回路 のスイッチング素子のオン・デューティを制御し、且つ インバータ回路のグランドと前記整流器出力の低圧側と の間に接続されるコンデンサを含んだインピーダンス要 素の電圧を検出することにより前記インバータ回路の動 作周波数を制御するように、インバータの発振制御方式 を軽負荷時と軽負荷でないときで切替える制御回路を備 え、交流電源電圧のゼロクロス付近を検出するための検 出部を設け、前記制御方式の切替えを交流電源電圧のゼ ロクロス付近で行うように制御することを特徴とする電 源装置。

【請求項2】 前記制御方式の切替え時点から制御方式の切替えによる一時的な負荷電圧の上昇が終るまでの期間、負荷電圧の検出による負荷異常検出回路が不動作となるよう制御することを特徴とする請求項1記載の電源装置。

【請求項3】 前記制御方式の切替え時点から制御方式の切替えによる一時的な負荷電圧の上昇が終るまでの期間、負荷電圧の検出による負荷異常検出回路の検出レベルを下げるよう制御することを特徴とする請求項1記載の電源装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、インバータ回路を 用いて負荷に高周波電圧を供給する電源装置に関するも のである。

[0002]

【従来の技術】従来例を図17に示す。この電源装置は、交流電源Eにフィルター回路Fを介して整流器DBの交流入力端を接続し、整流器DBの直流出力端にインバータ回路INVを接続したものであり、インバータ回路INVの負荷として、放電灯La11とLa12の直列点灯回路がトランスT2を介して接続されている。

【0003】以下、従来例の回路動作について説明する。スイッチング素子Q1がONになると、交流電源Eから、フィルター回路F、整流器DB、スイッチング素子Q1、トランスT2(の1次巻線n1)、コンデンサC4、ダイオードD1、整流器DB、フィルター回路F、交流電源Eの経路で電流が流れる。スイッチング素子Q1がOFF、スイッチング素子Q2がONになる

と、コンデンサC4、トランスT2、放電灯La11、La12、コンデンサC21から成る振動回路に蓄積されていたエネルギーにより、トランスT2、コンデンサC4、C2、スイッチング素子Q2の内蔵ダイオード、トランスT2の経路で回生電流が流れ、コンデンサC2には電荷が蓄積される。コンデンサC2の充電電圧と整流器DBの出力電圧(=コンデンサC1の両端電圧)との合成電圧がコンデンサC5の電圧Vc5を越えると、コンデンサC1、C2の電荷がダイオードD1を介してコンデンサC5に充電される。

【0004】そして、引き続きコンデンサC4を電源と して、コンデンサC4、トランスT2、スイッチング素 子Q2、コンデンサC2、コンデンサC4の経路で電流 が流れ、コンデンサC2の充電電圧がOVになると、ダ イオードD2がONとなる。スイッチング素子Q2がO FF、スイッチング素子Q1がONになると、回生電流 がトランスT2、スイッチング素子Q1の内蔵ダイオー ド、コンデンサC5、ダイオードD2、コンデンサC 4、トランスT2の経路で流れる。その後、コンデンサ C5、スイッチング素子Q1、トランスT2、コンデン サC4、コンデンサC2、コンデンサC5の経路で電流 が流れて、コンデンサC2の充電が行われ、コンデンサ C1とコンデンサC2とによる合成電圧がコンデンサC 5の電圧Vc5を越えると、コンデンサC1、コンデン サC2の電荷がコンデンサC5への充電電荷として供給 され、再び交流電源E、フィルター回路F、整流器D B、スイッチング素子Q1、トランスT2、コンデンサ C4、ダイオードD1、整流器DB、フィルター回路 F、交流電源Eの経路で入力電流が流れる。以上のよう な動作を繰り返す。

【0005】即ち、スイッチング素子Q1、Q2のスイッチング動作によりコンデンサC2の充放電を繰り返し、コンデンサC2の充電電圧及び整流器DBの出力電圧(=コンデンサC1の両端電圧)の合成電圧とコンデンサの電圧Vc5とを、ダイオードD1が比較することによって交流電源Eから入力電流が供給される。

【0006】一方、スイッチング素子Q2がONすると、交流電源E、フィルター回路F、整流器DB、インダクタL1、平滑コンデンサC3、ダイオードD3、スイッチング素子Q2、コンデンサC2又はダイオードD2、ダイオードD1、整流器DB、フィルター回路F、交流電源Eの経路で平滑コンデンサC3に充電電流が流れ、平滑コンデンサC3には略一定の電圧が充電される。この平滑コンデンサC3への充電動作は平滑コンデンサC3の両端電圧に対し、整流器DBの出力電圧が高い場合にのみ行われる。平滑コンデンサC3の広電は、整流器DBの出力電圧が平滑コンデンサC3の広電は、整流器DBの出力電圧が平滑コンデンサC3の広端電圧より低い場合に行われ、平滑コンデンサC3からダイオードD4を介してコンデンサC5に電荷が放電され、それがインバータ回路INVの電源として作用している。

【0007】図18に従来例の制御回路を示す。図17に示した主回路と図18に示した制御回路は、図中の符号a,b,c,d,eを付した箇所にて接続されている。この制御回路は、放電灯La11、La12を点灯させる際の予熱・始動・点灯の3段階に周波数を切替える予熱・始動・点灯切替え回路8と、デューティ変調制御と周波数変調制御との組み合わせ制御を表1に示した動作シーケンスで行い、予熱・始動と点灯とを切替えるデューティ・周波数制御回路11と、トランスT2に設けられた補助巻線n3及びダイオードD21を介してランプ電圧V1aを検出し、無負荷、エミレスなどの異常

状態におけるランプ電圧Vlaの上昇を検出し保護動作を行うためのVla検出回路7と、逆に正常ランプ状態において予熱モードから始動モードに移行した瞬間、つまり、放電灯が点灯する瞬間に発生する電圧によりランプ電圧検出機能が働かないように、Vla検出回路7の機能を一時的に停止させるVla検出禁止回路9と、各回路を適切なタイミングで動作させるタイマー回路10と、スイッチング素子Q1、Q2のドライブ回路4とから構成される。

[0008]

【表1】

	軽負荷時 (予熱・始勤)	点灯時
SW1	OFF	ON
S W 2	OFF	ON
S W 3	ON	OFF
Q1, Q2 の制御	V c 5 検出による 周波数変調制御	V c 5 検出による デューティ変調制御 + V f e 検出による 周波数変調制御

【0009】次に、図19のタイミングチャートを参照 して従来例の動作を簡単に説明する。時刻も0~t2に おいては、放電灯の予熱・始動を行うが、この期間は上 述のようにインバータ回路に印加されるコンデンサC5 の電圧Vc5を検出することによる周波数変調制御を行 い、時刻 t 2以降は上述のように制御方式を切替えて、 インバータ回路に印加されるコンデンサC5の電圧Vc 5の検出によるデューティ変調制御を行い、且つ整流器 DBの出力の低圧側の電圧検出による周波数変調制御を 行っている。ここで、制御方式の切替えのタイミングと ランプ電圧の検出禁止解除のタイミングとは、完全に放 電灯が放電を開始した後、つまり始動の終了する時刻も 2以降で艮いと考えられる。予熱・始動・点灯切替え回 路8を設けて、予熱・始動・点灯の3段階モードを形成 したのは、このタイミングを明確にするためである。 【0010】ここで、制御方式の切替えのタイミングと ランプ電圧の検出禁止解除のタイミングとが同時の場 合、放電灯が無負荷、エミレスなどの異常状態におい て、回路のバラツキやランプ電圧検出の遅れ時間などに より、制御方式の切替えが先に行われると、つまり、軽 負荷状態で定常動作モードになると、過電圧の発生、進 相モードの発生等による大きなストレスが回路に発生す るので、ランプ電圧の検出禁止解除は、回路のバラツキ やランプ電圧検出の遅れ時間などを考慮して、図19 (c)、(d)に示すように、制御方式の切替えよりも 時間
t dだけ早く動作するように制御するのが望まし く、このように動作することにより、放電灯La11、 La12が無負荷、エミレスなどの異常状態において回 路ストレスが発生することなく、確実に回路保護動作に 移行できる。

[0011]

【発明が解決しようとする課題】上記従来例において、軽負荷時(予熱・始動時)と正常点灯時の制御方式の切替えは、電源電圧レベル(位相)とは同期しないタイマー回路を用いて切替え制御している。このため、制御方式が切替わるタイミングによっては、検出電圧の差により制御方式が切替わる前後での周波数の変動幅が大きく、インバータ回路に急激且つ大きな周波数変化をもたらし、ランプ電圧Vlaが図19(b)の〇印で示した波形Pのように一時的に上昇する。これによって、負荷異常検出のためのランプ電圧Vlaの検出値も一時的に上昇し、負荷が正常であるにもかかわらず、負荷異常と誤認識する。検出レベルを上げると誤認識は無くなるが、負荷異常時の検出感度が悪くなる。

【0012】本発明は上記問題点に鑑みてなされたものであり、その目的とするところは、負荷異常検出の感度を落とすことなく、制御方式の切替え時の一時的な負荷電圧の上昇による誤認識を回避できる制御回路を備えた電源装置を提供することである。

[0013]

【課題を解決するための手段】請求項1記載の発明によれば、上記の課題を解決するために、図2に示すように、電源電圧のゼロクロス、つまり、OV付近(以下「電源谷部」と呼ぶ)を認識するための検出部12を設け、制御方式の切替えを電源谷部で行うように制御することを特徴とするものである。また、請求項2記載の発明によれば、制御方式の切替えのタイミングから制御方式の切替えによる一時的なランプ電圧の上昇が終るまでの期間、Vla検出回路7が不動作となるように制御することを特徴とするものであり、さらに、請求項3記載の発明によれば、制御方式の切替えのタイミングから制御方式の切替えによる一時的なランプ電圧の上昇が終る

までの期間、Vla検出回路7の検出レベルを下げるように制御することを特徴とするものである。

[0014]

【発明の実施の形態】本発明の第1の実施形態の基本回路構成を図1及び図2に示す。図17及び図18に示した従来例と異なる点は、制御回路11のデューティー及び周波数変調の切替えのためのスイッチSW1、SW2、SW3の制御を、電源谷検出回路12と従来のタイマー回路10との論理積(AND)の信号を用いて行うことにより、制御方式の切替えを周波数変化の比較的少ない電源谷部で確実に行う点である。これにより、制御方式の切替え時に一時的に発生するランプ電圧V1aの検出値の上昇を最小限に抑え、検出の誤動作を防ぐことができるものである。

【0015】図3のタイミングチャートを用いて本発明による制御動作の簡単な説明を行う。まず、タイマー回路10は従来例と同様に、予熱、始動、点灯の3段階の発振周波数切替えのタイミングt0、t1、t2と点灯モードから一定時間td後のタイミングt3に、図3(d)に示すように、制御方式の切替えのための信号を出力している。一方、本発明で追加された電源谷検出回路12は交流電源Eの谷部を検出し、タイミングt3以降に検出した電源谷部検出出力により、図3(e)に示すように、"High"レベルの信号を出力する。この図3(d)と(e)の出力信号の論理積(AND)により、制御方式の切替えをタイミングt3以降の電源谷部で行うように制御される。

【0016】本回路の周波数変調の制御方式は、従来例でも述べたが、予熱・始動時はコンデンサC5の電圧Vc5の検出信号によって制御され、点灯時は整流器DBの低圧側出力の検出電圧Vfeによって制御される。検出電圧Vc5とVfeは図4のようになっており、交流電源Eの山部で電圧Vc5とVfeの電位差が最大、谷部で最小となっている。したがって、上記制御方式の切替えが、電圧Vc5とVfeの電位差の少ない谷部で行われることにより、従来例で生じた制御方式の切替え時の誤動作を防ぐことが出来る。なお、従来例と同一構成には同一符号を付することにより説明を省略する。

【0017】本発明の第1の実施形態を用いた実施例 1、実施例2、実施例3における制御回路の構成を図 5、図7、図9に示す。主回路の構成は図1と同様である。まず、図5に示した実施例1では電源谷部を検出するための検出信号に、コンデンサC5の両端電圧Vc5と整流器DBの低圧側出力の検出電圧Vfeとの差電圧(Vc5-Vfe)は、図6に示すように、電源電圧Eを全波整流した波形となり、電圧比較するための基準電圧Vk1を設け、基準電圧Vk1以下のポイントで制御方式の切替えを行うことにより周波数変動幅の少ない電源谷部で制御方式が切替わる。これにより、制御方式の切替わ

り時のランプ電圧Vlaの検出値の一時的な上昇を小さく抑えることができる。

【0018】次に、図7に示した実施例2は電源谷部を検出するための検出信号に、コンデンサC5の両端電圧 Vc5のみを用い、電源谷部での制御方式の切替えを実現している。コンデンサC5の両端電圧Vc5は、図8に示すように、部分平滑電圧となっており、電圧比較するための基準電圧Vk2を設け、基準電圧Vk2以下のポイントで制御方式の切替えを行うことにより、周波数変動幅の少ない電源谷部で制御方式が切替わる。これにより、制御方式の切替わり時のランプ電圧V1aの検出値の一時的な上昇を小さく抑えることができる。実施例2は図8に示すような部分平滑電圧を検出しているため、谷部の検出電圧が0レベルまで下がらないので、実施例1に比べると、電源谷部の0Vに極めて近い部分の検出は困難になるが、検出箇所が1点となり、制御回路が簡単になる。

【0019】次に、図9に示した実施例3は電源谷部を検出するための検出信号に、整流器DBの低圧側出力の検出電圧Vfeを利用している。この検出電圧Vfeは、図10に示すようになっており、電圧比較するための基準電圧Vk3を設け、基準電圧Vk3以上のポイントで制御方式の切替えを行うことにより周波数変動幅の少ない電源谷部で周波数が切替わる。これにより、制御方式の切替わり時のランプ電圧Vlaの検出値の一時的な上昇を小さく抑えることができる。実施例3は検出箇所が1点で制御回路が簡単であり、なお且つ実施例1のように電源谷部の0Vに極めて近い部分での検出も可能である。

【0020】上記実施例を実現する具体回路としては、図11及び図12に示すような回路が考えられる。この回路は、コンデンサCt、抵抗Rt、コンパレータComp1~Comp5でタイマー回路10を構成している。また、コンパレータComp6による電源谷検出回路12を図のように接続し、コンパレータComp5の出力と、コンパレータComp6の+側入力端子に入力される電源谷部の検出電圧とにより、コンパレータComp6の出力信号が決定され、制御方式の切替えのトリガー信号が出力される。コンパレータComp1~Comp3のタイマー出力は、従来例と同様に、予熱・始動・点灯の時間と、VIa検出回路7の動作禁止の時間を制御するものである。

【0021】以下、図13に示すタイムチャートを用いて詳細な動作を説明する。電源が投入されて制御電源Vccが立ち上がると、制御電源Vccから抵抗Rtを介してコンデンサCtに電荷が充電される。コンデンサCtの電圧VCtが図13(a)に示すように上昇し、コンパレータComp1の基準電圧Vref1のレベルを超えると、図13(b)に示すようにコンパレータComp1の出力が"Low"レベルから"High"レベ

ルに反転し、反転出力が予熱・始動・点灯切替え回路8に入力されて、発振停止状態から予熱モードに移行する。ここで、本制御回路においては、予熱モードに入る前(コンパレータComp1の出力が"Low"レベル状態のとき)に発振停止モードを設けている。さらに、コンデンサCtの電圧が上昇し、コンパレータComp2の基準電圧Vref2のレベルを超えると、図13(c)に示すようにコンパレータComp2の出力が"Low"レベルから"High"レベルに反転し、反転出力が予熱・始動・点灯切替え回路8に入力されて、予熱モードから始動モードに移行する。

【0022】さらに、コンデンサCtの電圧が上昇し、 コンパレータComp3の基準電圧Vref3のレベル を超えると、図13(d)に示すようにコンパレータC omp 3の出力が "Low" レベルから "High" レ ベルに反転し、反転出力が予熱・始動・点灯切替え回路 8に入力されて、始動モードから点灯モードに移行す る。さらに、コンデンサCtの電圧が上昇し、コンパレ ータComp4の基準電圧Vref4のレベルを超える と、図13(e)に示すようにコンパレータComp4 の出力が"High"レベルから"Low"レベルに、 また、コンパレータComp5の出力が"Low"レベ ルから "High" レベルに反転し、フリップフロップ FF1のリセット端子Rが"Low"レベルに、コンパ レータComp6の+側入力端子が "Low" レベルか ら電源谷部の検出電圧になる。タイムチャートには、実 施例3の検出電圧を示したが、コンパレータComp5 の出力反転後、図13(f)のように検出電位が発生 し、コンパレータComp6の基準電圧Vref5(実 施例3の基準電圧Vk3と同一)を超えると、フリップ フロップFF1のセット端子Sに図13(g)のように "High" レベル信号が入力され、フリップフロップ FF1の出力端子Qが図13(h)のように "Low" レベルから"High"レベル、反転出力端子Q'が図 13 (i) のように "High" レベルから "Low" レベルに反転する。このフリップフロップFF1の出力 端子Qが制御方式の切替えの出力信号1であり、デュー ティ・周波数制御回路11のスイッチSW1、SW2と して働き、反転出力端子Q'が制御方式の切替えの出力 信号2であり、制御回路11のスイッチSW3として働 く(表1参照)。

【0023】次に、本発明の第2の実施の形態の動作を図14、図15のタイミングチャートに示す。第2の実施形態が従来例と異なる点は、V1a検出禁止回路9に入力されるタイマー信号が異なり、従来例のシーケンスに加え、制御方式の切替え時にもV1a検出禁止回路9が働くように制御される点である。また、V1a検出禁止回路9自体も、全くV1a検出回路7を不動作とする構成(実施例4)と、検出の働きにくい方向に検出レベルを変化させる構成(実施例5)を含んでおり、制御方

式の切替え時に一時的に発生するランプ電圧Vlaの検 出値の一時的な上昇による誤動作を防ぐように構成され たものである。

【0024】以下、本発明の実施例4について、図14 のタイミングチャートを用いて制御動作の簡単な説明を 行う。発振周波数は従来例と同様に、予熱、始動、点灯 の3段階の切替えがも1、 t2のタイミングで行われ、 周波数・デューティ制御回路11へのタイマー出力信号 は、点灯モードに入ってから一定時間tdが経過した後 のt3のタイミングで "High" レベルになる。一 方、Vla検出禁止回路9へのタイマー出力信号は従来 例と同様に、始動モードから点灯モードに切替わるt2 のタイミングで "Low" レベルから "High" レベ ルに反転し、Vla検出回路7が働くようになるが、周 波数・デューティ制御回路11へのタイマー出力信号が 発生する t 3のタイミングにおいて、再度"High" レベルから"Low"レベルに反転し、t4までの一定 区間はVla検出回路7が動作しないよう制御する。こ の一定区間は制御方式の切替え時の一時的な昇圧の発生 する期間に設定すれば良い。

【0025】次に、実施例5のタイミングチャートを図 15に示すが、実施例5は実施例4で示したt3~t4 の一定区間にVIa検出回路7の検出電位を下げるよう に制御するものである。具体的な回路としては、図16 のような構成で実現出来る。簡単に動作を説明する。制 御方式の切替え信号がVla検出禁止回路9に入力され ると、スイッチSW4、SW5がオンし、トランスT2 の補助巻線n3からの検出電位が抵抗R7、R8による 分圧レベルから、抵抗R7、R8、R9による分圧レベ ルとなり、検出電位が下がる。一方、スイッチSW4の オンにより、コンデンサCt2には、制御電源電圧Vc cから抵抗Rt2を介して電荷が充電され始め、コンデ ンサCt2の電位が基準電圧Vref6に達するまでの 一定期間はコンパレータComp 7は "Low" レベル を出力し、低い検出電位を維持する。やがて、コンデン サCt2の電位が基準電圧Vref6を越えると、コン パレータComP7の出力が"Low"レベルから"H igh"レベルに反転し、検出電位は元の抵抗R7、R 8による分圧レベルに戻る。なお、図16において、抵 抗R9の抵抗値を0Ωとすると、上述の実施例4が実現 出来る。

[0026]

【発明の効果】請求項1の発明によれば、インバータの 発振制御方式を軽負荷時と軽負荷時でないときで切替え る制御回路を備え、交流電源電圧のゼロクロス付近を検 出するための検出部を設け、前記制御方式の切替えを交 流電源電圧のゼロクロス付近で行うようにしたので、制 御方式の切替え時に急激な負荷電圧の変動が生じにくい という効果がある。

【0027】請求項2の発明によれば、制御方式の切替

え時点から制御方式の切替えによる一時的な負荷電圧の 上昇が終るまでの期間、負荷電圧の検出による負荷異常 検出回路が不動作となるよう制御するものであるから、 制御方式の切替えによる一時的な負荷電圧の上昇により 負荷異常と誤認識される可能性を無くすことができると いう効果がある。

【0028】請求項3の発明によれば、制御方式の切替 え時点から制御方式の切替えによる一時的な負荷電圧の 上昇が終るまでの期間、負荷電圧の検出による負荷異常 検出回路の検出レベルを下げるよう制御するものである から、制御方式の切替えによる一時的な負荷電圧の上昇 により負荷異常と誤認識される可能性を少なくできると いう効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る電源装置の主回路の回路図である。

【図2】本発明の第1の実施形態に係る電源装置の制御回路の回路図である。

【図3】本発明の第1の実施形態に係る電源装置の動作波形図である。

【図4】本発明の第1の実施形態の原理説明のための波形図である。

【図5】本発明の第1実施例における制御回路の回路図である。

【図6】本発明の第1実施例の動作説明のための波形図である。

【図7】本発明の第2実施例における制御回路の回路図である。

【図8】本発明の第2実施例の動作説明のための波形図

である。

【図9】本発明の第3実施例における制御回路の回路図である。

【図10】本発明の第3実施例の動作説明のための波形図である。

【図11】本発明の第1の実施形態における制御回路の要部回路図である。

【図12】本発明の第1の実施形態における制御回路の別の要部回路図である。

【図13】本発明の第1の実施形態における制御回路の動作波形図である。

【図14】本発明の第4実施例の動作波形図である。

【図15】本発明の第5実施例の動作波形図である。

【図16】本発明の第2の実施形態における制御回路の要部回路図である。

【図17】従来の電源装置の主回路の回路図である。

【図18】 従来の電源装置の制御回路の回路図である。

【図19】従来の電源装置の動作波形図である。

【符号の説明】

INV インバータ回路

DB 整流器

E 交流電源

Lall 放電灯

La12 放電灯

7 Vla検出回路

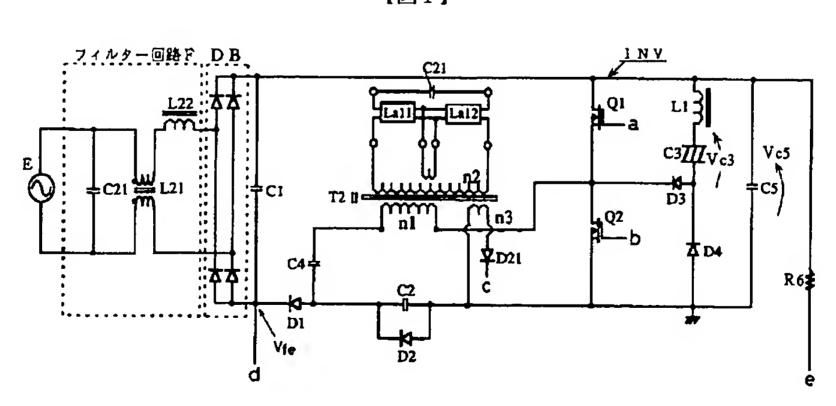
8 予熱・始動・点灯切替え回路

9 Vla検出禁止回路

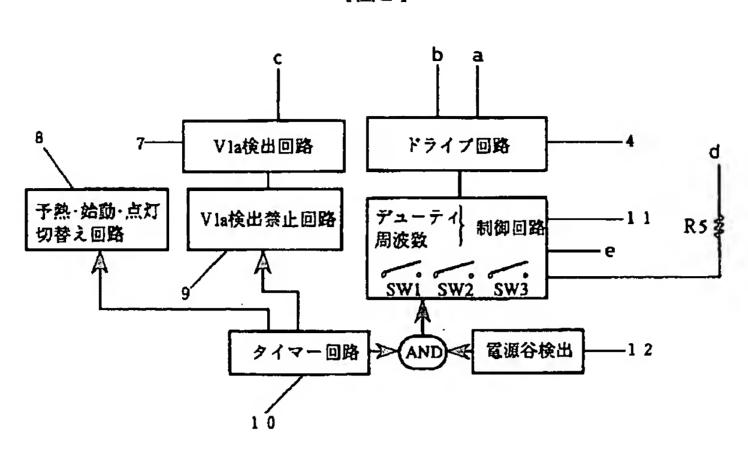
10 タイマー回路

11 デューティ・周波数制御回路

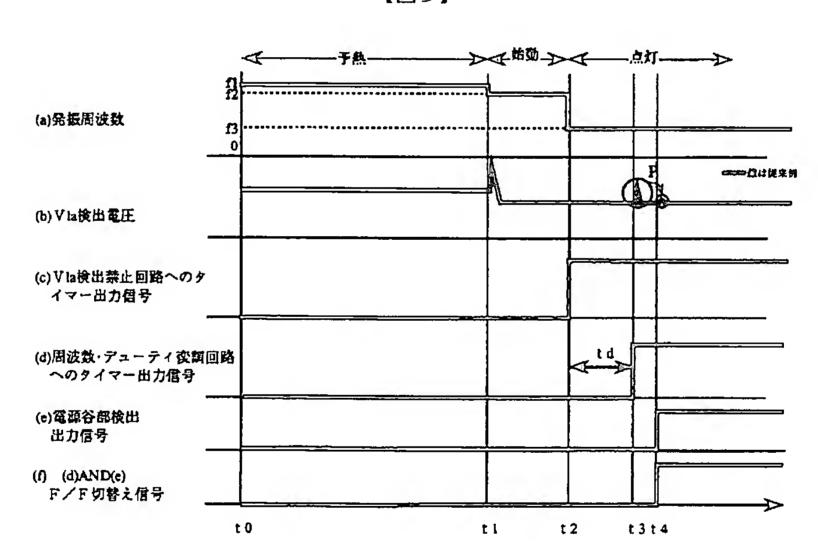
【図1】



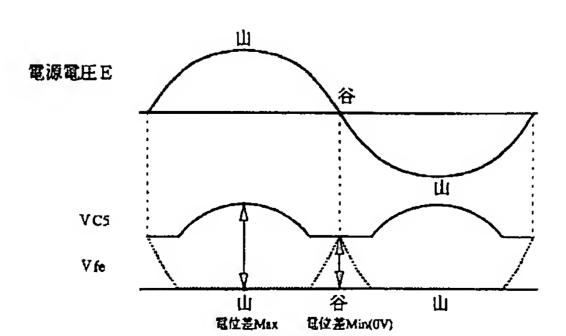




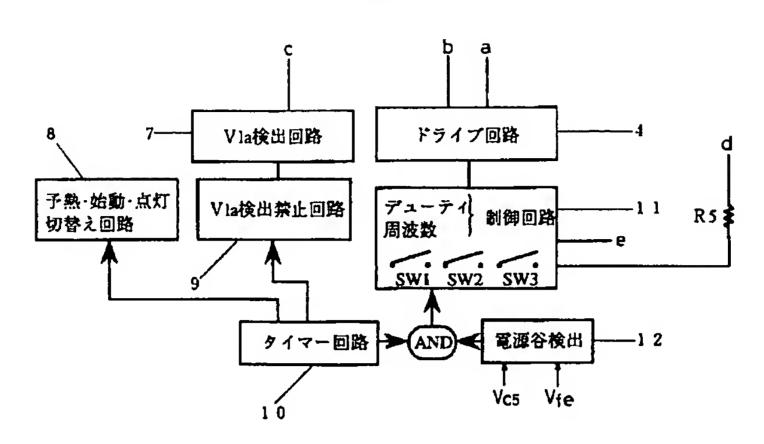
【図3】



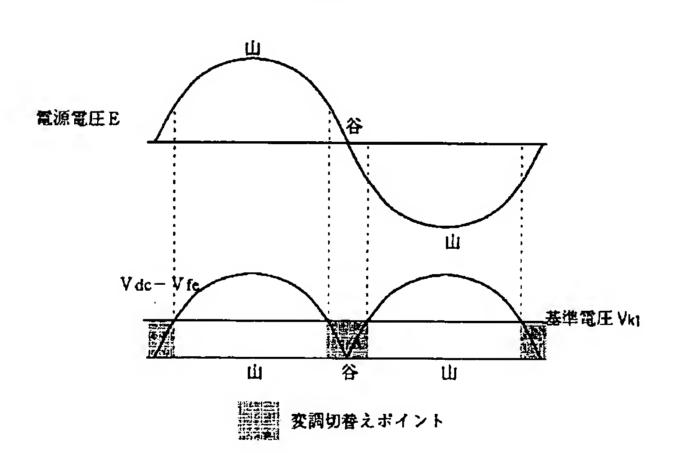
【図4】



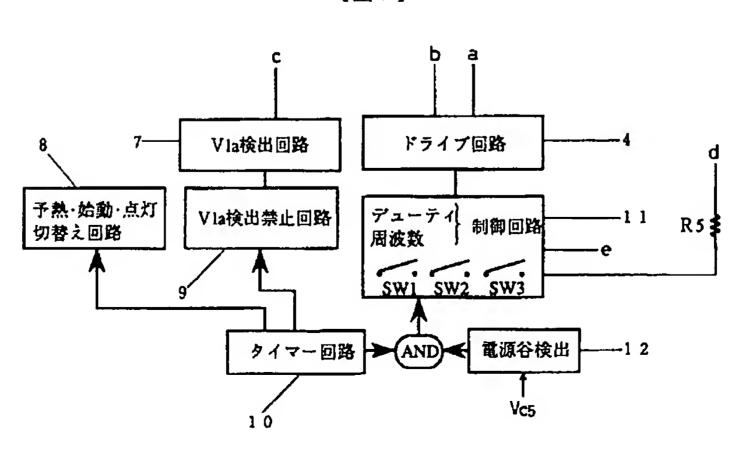
【図5】

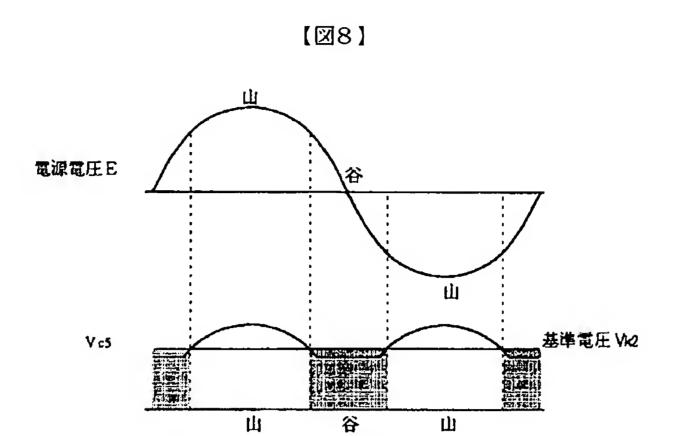


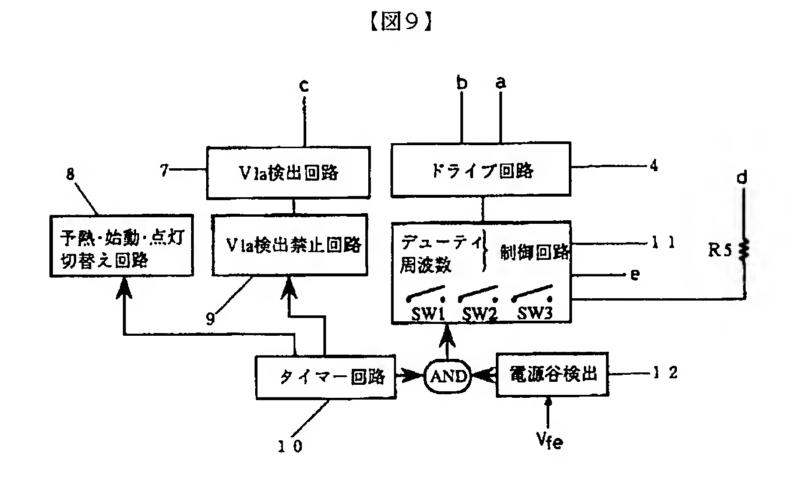
【図6】

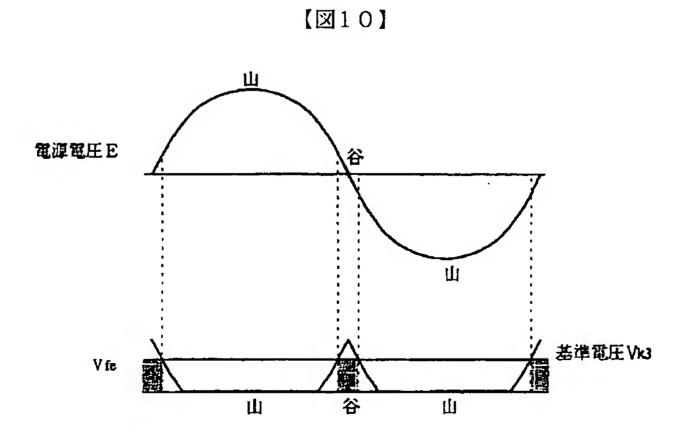


【図7】

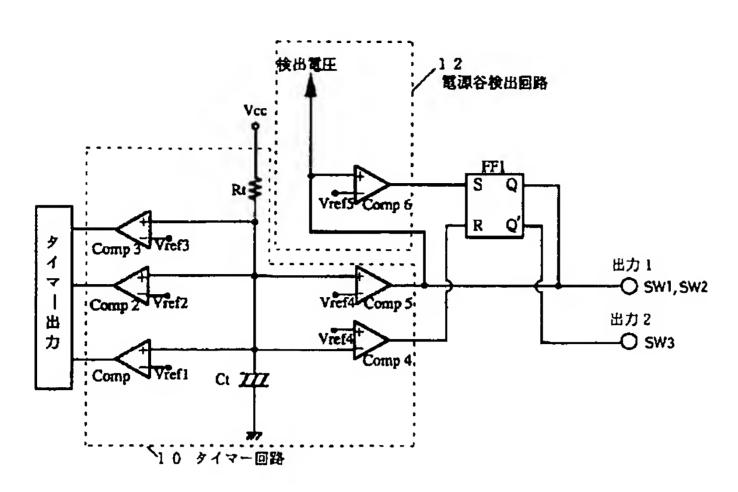




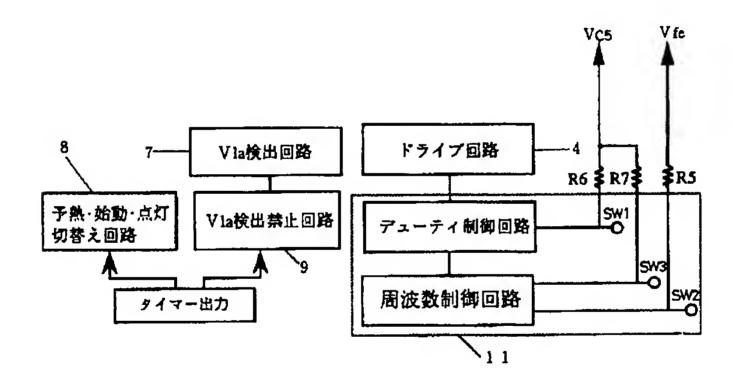




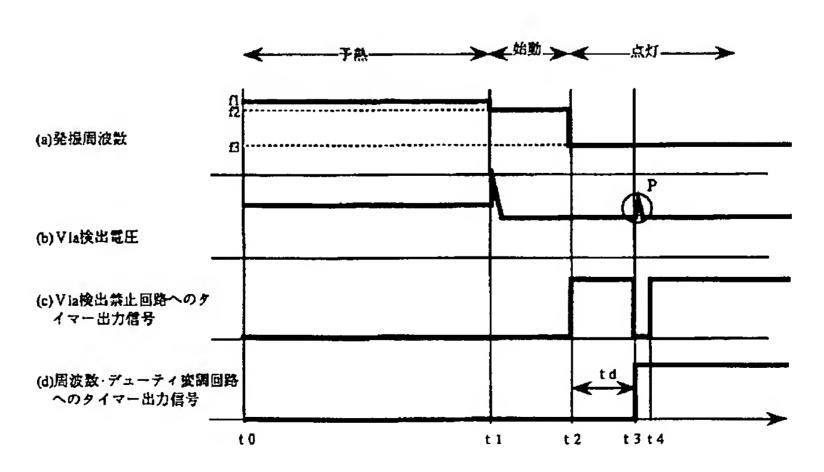
【図11】



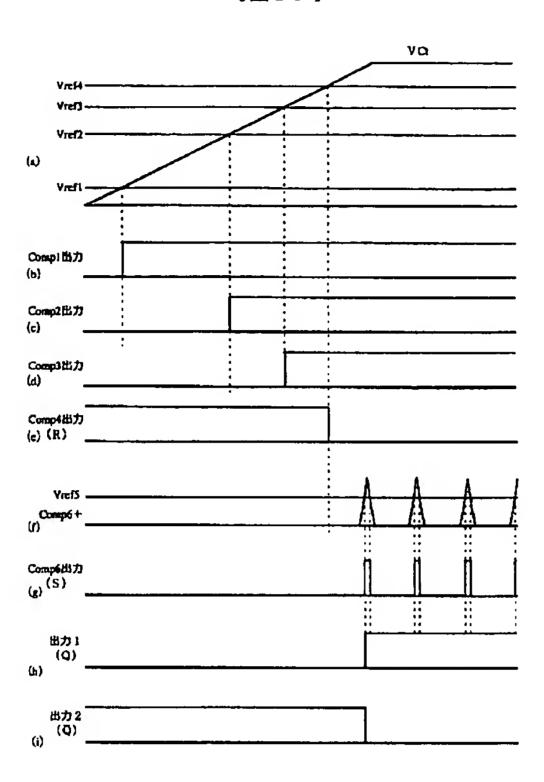
【図12】



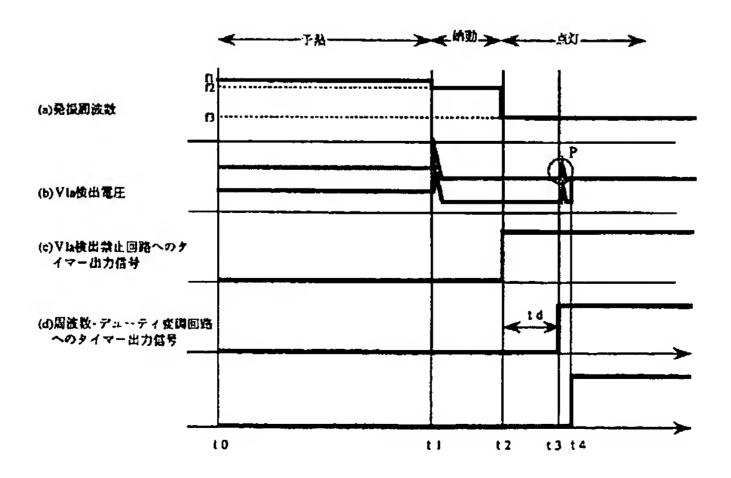
【図14】



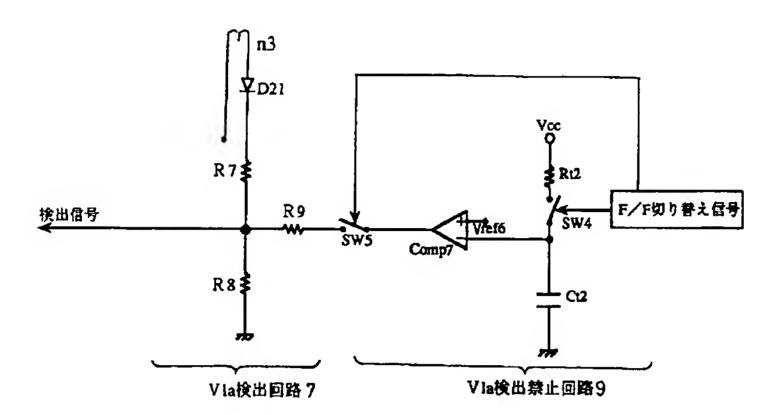
【図13】



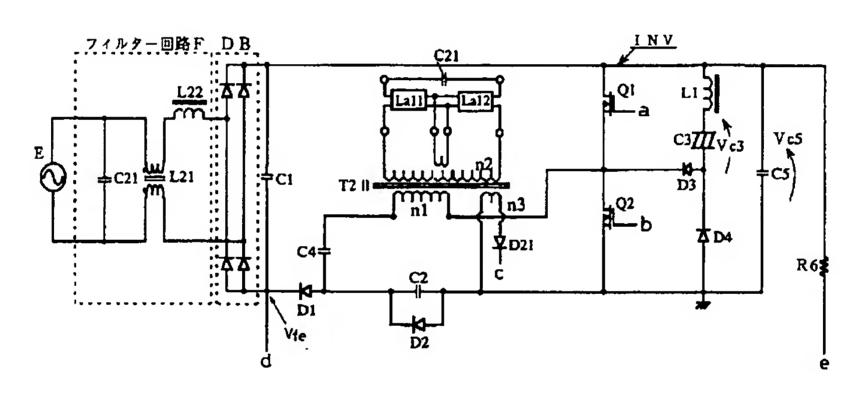
【図15】



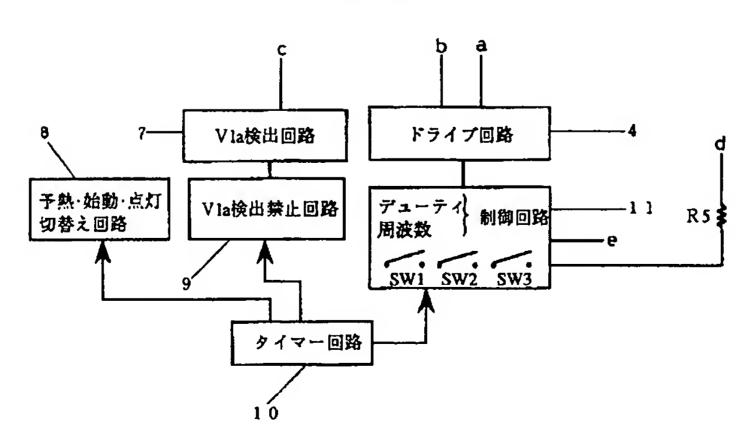
【図16】



【図17】



【図18】



【図19】

